

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-094640

(43)Date of publication of application : 07.04.1995

(51)Int.Cl.

H01L 23/29

H01L 23/31

C08K 3/00

C08L101/00

(21)Application number : 05-233263

(71)Applicant : HITACHI LTD

(22)Date of filing : 20.09.1993

(72)Inventor : EGUCHI KUNYUKI

OGATA MASAJI

ISHII TOSHIKI

KOKADO HIROYOSHI

MOGI AKIRA

(54) MANUFACTURE OF RESIN SEALED SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To obtain a thin resin sealed semiconductor device through transfer molding where the diameter of channel is limited in a metal mold or a package by admixing the sealing resin with specified vol.% of filler comprising a specific pts.wt. of filler having specified average particle size and a specified pts.wt. of filler having different average particle size.

CONSTITUTION: A semiconductor device is sealed with a resin admixed with a tiller using a metal mold having a minimum gap of 50-100 μ m with respect to a semiconductor chip or a lead frame mounting the semiconductor chip. In particular, the sealing resin is admixed with 40-90vol.% of a filler composed of 70-95 pts.wt. of a filler having average particle size of 5-10 μ m containing 2wt.% or less of rough particles having maximum particle size larger than 50 μ m and 30-5 pts.wt. of a tiller having average particle size of 0.5-3 μ m. This method allows manufacture of a thin or ultrathin resin sealed semiconductor device excellent in which the molding resin composition has high filling factor and voids and defects are suppressed while eliminating burr.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-94640

(43) 公開日 平成7年(1995)4月7日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/29				
23/31				
C 0 8 K 3/00				
C 0 8 L 101/00	K A A	8617-4M	H 0 1 L 23/ 30	R
			審査請求 未請求	請求項の数 7 O L (全 9 頁)

(21) 出願番号 特願平5-233263

(22) 出願日 平成5年(1993)9月20日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 江口 州志

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(72) 発明者 尾形 正次

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(72) 発明者 石井 利昭

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(74) 代理人 弁理士 高橋 明夫 (外1名)

最終頁に続く

(54) 【発明の名称】 樹脂封止型半導体装置の製法

(57) 【要約】

【構成】半導体チップまたは半導体チップを搭載したリードフレームと、それを樹脂封止する金型との最小間隙が50～100 μ mである金型を用いてフィラ入り樹脂で封止する樹脂封止型半導体装置の製法において、最大粒径50 μ m以上の粗粒含有率が2重量%以下である平均粒径5～10 μ mのフィラ70～95重量部と、平均粒径0.5～3 μ mのフィラ30～5重量部とからなる充填材を40～90容量%含む封止用樹脂組成物で封止する方法にある。

【効果】上記粒径の充填材を配合した封止樹脂組成物が金型内の流路径の狭い部分で目づまりせず、さらに微小な金型の合わせ目やエアロット部を適度に目づまりさせることによって、パリの発生が防止できるので同じ金型による連続成形性がよく、低圧トランスファ成形も可能で量産性に優れている。

【特許請求の範囲】

【請求項1】 半導体チップまたは半導体チップを搭載したリードフレームと、それを樹脂封止する金型との最小間隙が $50\sim 100\mu\text{m}$ である金型を用いてフィラ入り樹脂で封止する樹脂封止型半導体装置の製法において、最大粒径 $50\mu\text{m}$ 以上の粗粒含有率が2重量%以下である平均粒径 $5\sim 10\mu\text{m}$ のフィラ70～95重量部と、平均粒径 $0.5\sim 3\mu\text{m}$ のフィラ30～5重量部とからなる充填材を40～90容量%含む封止用樹脂組成物で封止することを特徴とする樹脂封止型半導体装置の製法。

【請求項2】 前記半導体チップは少なくとも2個積層されており、その積層ギャップが、半導体チップまたは半導体チップを搭載したリードフレームと、それを樹脂封止する金型との最小間隙 $50\mu\text{m}$ よりも小さいときは、上記積層ギャップよりも大きい粒径の粗粒含有率が2重量%以下である封止用樹脂組成物で封止する請求項1に記載の樹脂封止型半導体装置の製法。

【請求項3】 前記フィラが無機フィラである請求項1または2に記載の樹脂封止型半導体装置の製法。

【請求項4】 前記フィラがシリカ粉で樹脂がエポキシ樹脂組成物である請求項1または2に記載の樹脂封止型半導体装置の製法。

【請求項5】 前記半導体チップが厚さ $50\sim 100\mu\text{m}$ の半田パンパによりプリント配線板上に搭載されている請求項1～4のいずれかに記載の樹脂封止型半導体装置の製法。

【請求項6】 前記樹脂封止を低圧トランスファ成形法により行う請求項1～5のいずれかに記載の樹脂封止型半導体装置の製法。

【請求項7】 前記封止用樹脂組成物の 160°C のゲル化時間が $10\sim 100$ 秒で、硬化後の室温における弾性率が $500\sim 2000\text{kg/mm}^2$ 、線膨張係数が $0.5\sim 3\times 10^{-6}/^\circ\text{C}$ のものをを用いる請求項1～6のいずれかに記載の樹脂封止型半導体装置の製法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、ボイドまたは欠陥の少ない薄型または超薄型の樹脂封止型半導体装置の製法に関する。

【0002】

【従来の技術】 近年、半導体装置の高集積、高密度実装化に伴い、樹脂封止型半導体装置の薄型化が進展している。

【0003】 特に最近では、TSOP (Thin Small Outline Package) と呼ばれる厚さ1mm程度またはそれ以下の樹脂封止型半導体装置が製品化されており、さらに厚さが 0.5mm 程度またはそれ以下の超薄型半導体装置が検討されている。

【0004】 また、半導体装置の高集積化には、シリコ

ンチップに微細配線することによって集積度を上げる方法と、図2～4に示すように半導体チップまたはTCP (Tape Carrier Package) を積層する方法が知られているが、技術的に早期開発が可能であると言う理由から、後者の積層方法が注目されてきた。

【0005】 一方、図5に示すように半導体チップを半田パンパによりプリント配線板に搭載するフリップチップ方式の半導体装置 (チップオンボード実装) はハイブリッドIC化が容易であると共に、実装密度の向上、少量多品種生産等の観点から重要な技術と注目されている。

【0006】 従って、前記の薄型、超薄型または積層型の半導体装置を封止するレジンパッケージは、その成形金型内の流路間隙 (流路径)、フレーム接合部や半導体チップとフレームとの間隙には $50\sim 100\mu\text{m}$ の微小部分を有するものがある。こうした流路径の小さいものに用いる封止用樹脂組成物の流動性と充填性を向上するため、従来から該樹脂組成物の粘度を低くする努力がなされているが、その方法の主なもの、使用するフィラの粒度分布を広げることが提案されている。例えば、特開平5-5053号公報では薄型パッケージの充填不良を改善する方法として、低粘度のエポキシ樹脂、フェノール硬化剤と、粒度分布の広いフィラとを組合せることによって得られる低粘度の樹脂組成物が記載されている。

【0007】 また、前記のフリップチップ方式によるチップオンボード実装においては、半導体チップは半田パンパによりプリント配線板と接合されるため、チップとプリント配線板との間には $50\sim 100\mu\text{m}$ のギャップが生じ、この部分への封止材の充填不良が問題となっていた。そのため、フリップチップ用封止材として良好な充填性を得るために、フィラの粒径を特定の範囲に規定し、かつ、低粘度の液状エポキシ樹脂組成物を用いることが提案されている (特開平4-351630号、同5-1207号、同5-1208号公報)。

【0008】

【発明が解決しようとする課題】 上記の液状エポキシ樹脂組成物は粘度は低いが、フィラが最大粒径 $100\mu\text{m}$ を超える粒径のものを多量に含むため、金型内やパッケージ内の流路径が $100\mu\text{m}$ 以下の部分で上記粗粒が目詰まりして、封止材が充填不良を起こすと言う問題がある。そこで、フィラ全体の粒径が小さいものを用いることにより目詰まりを防ぐことが考えられるが、フィラ全体の粒径を小さくすると封止用樹脂組成物の流動性が極度に悪くなると言う問題がある。

【0009】 さらにまた、成形時に金型の合わせ目や、樹脂注入時の金型内の空気抜き孔 (エアポット) 部に樹脂分が洩れ出し、これによるバリが発生し、これがエアポットを目詰まりさせるので、成形の都度これを取り除く作業が必要となり、同じ金型をく返し使用する速

続成形作業が困難になる。

【0010】本発明の目的は、金型内やパッケージ内の流路径が狭い薄型の樹脂封止型半導体装置の製法を提供することにある。特に、量産性に優れた低圧トランスファ成形による樹脂封止型半導体装置の製法を提供することにある。

【0011】

【課題を解決するための手段】上記課題を解決する本発明の要旨は次のとおりである。

【0012】(1) 半導体チップまたは半導体チップを搭載したリードフレームと、それを樹脂封止する金型との最小間隙が50~100 μ mである金型を用いてフィラ入り樹脂で封止する樹脂封止型半導体装置の製法において、最大粒径50 μ m以上の粗粒含有率が2重量%以下である平均粒径5~10 μ mのフィラ70~95重量部と、平均粒径0.5~3 μ mのフィラ30~5重量部とからなる充填材を40~90容量%含む封止用樹脂組成物で封止する樹脂封止型半導体装置の製法にある。

【0013】(2) 前記半導体チップは少なくとも2個積層されており、その積層ギャップが、半導体チップまたは半導体チップを搭載したリードフレームと、それを樹脂封止する金型との最小間隙50 μ mよりも小さいときは、上記積層ギャップよりも大きい粒径の粗粒含有率が2重量%以下である封止用樹脂組成物で封止する前記(1)の樹脂封止型半導体装置の製法にある。

【0014】(3) 前記半導体チップが厚さ50~100 μ mの半田パンパでプリント配線板上に搭載されている樹脂封止型半導体装置の製法にある。

【0015】(4) 前記樹脂封止を低圧トランスファ成形により行う樹脂封止型半導体装置の製法にある。

【0016】(5) 前記封止用樹脂組成物の160℃のゲル化時間が10~100秒で、硬化後の室温における弾性率500~2000kg/mm²、線膨張係数0.5~3 $\times 10^{-7}$ /℃のものを用いる樹脂封止型半導体装置の製法にある。

【0017】前記において、平均粒径0.5~3 μ mのフィラが30重量部より多くなると、樹脂組成物の粘度が急激に上昇し、未充填部が生ずる。逆に、5重量部より少なくなると前記のバリ発生が顕著になり、半導体装置の外観不良や連続成形が困難になる。

【0018】本発明が用いる前記フィラとしては、熔融シリカ、結晶性シリカが用いられるが、低熱膨張性の熔融シリカが好適である。特に、樹脂組成物の流動性を向上するには球状シリカが好適である。また、発熱の大きな半導体装置のパッケージは熱応力によりクラック等が発生し易い。こうしたものには球状と破砕状のシリカとを混合したものを用いることにより、クラックのバスを阻止することができる。

【0019】前記樹脂組成物の樹脂成分としては、エポキシ樹脂、シリコーン樹脂、フェノール樹脂、ポリイミ

ド等の熱硬化性樹脂が挙げられるが、成形性、耐熱性、接着性、耐吸湿性等の面で総合的に見てエポキシ樹脂が好ましい。

【0020】上記エポキシ樹脂は、半導体封止用として一般に使用されている1分子中にエポキシ基を2個以上有するものが望ましく、ビスフェノールA、FまたはS型エポキシ樹脂、ノボラック型エポキシ樹脂、ビフェニル骨格またはナフタレン骨格を有する多官能のエポキシ樹脂、トリまたはテトラ(ヒドロキシフェニル)アルカンのエポキシ樹脂、脂環式エポキシ樹脂またはこれらの臭素化エポキシ樹脂が挙げられる。これらの1種以上が使用される。

【0021】上記エポキシ樹脂の硬化剤としては、フェノール樹脂、アミン化合物、酸無水物などが挙げられるが、耐湿性並びに耐熱性に優れるフェノール樹脂が硬化剤として好適である。該硬化剤としては、フェノールノボラック樹脂、クレゾールノボラック樹脂、フェノールまたはクレゾールベースの3官能型硬化剤、フェノールとアラルキルエーテル重縮合物による硬化剤、ナフタレン骨格または複素脂環骨格を有するフェノール硬化剤が挙げられ、これらの1種以上が使用される。これらの硬化剤はエポキシ樹脂1当量に対して0.5~1.5当量が望ましい。0.5当量未満ではエポキシ樹脂を完全に硬化できないために、硬化物の耐熱性、耐湿性並びに電気特性が劣り、1.5当量を超えると硬化後の樹脂中に硬化剤が有する水酸基が多量に残るため電気特性並びに耐湿性が悪くなる。

【0022】また、上記エポキシ樹脂組成物は、通常、樹脂の硬化反応を促進するため硬化促進剤が配合される。硬化促進剤としては、トリフェニルホスフィン、テトラフェニルホスホニウムテトラフェニルボレートなどの含りん有機塩基性化合物またはこれらのテトラ置換ボロン塩、トリエチレンジアミン、ベンジルジメチルアミンなどの3級アミン、1,8-ジアザビシクロ(5,4,0)-ウンデセン、イミダゾールなどが挙げられる。

【0023】さらにまた、必要に応じて硬化物の強硬化や低弾性率化のために可撓化剤を用いることができる。可撓化剤の配合量は全樹脂組成物に対し2~20重量%が好ましい。2重量%未満では強硬化や低弾性率化に対してあまり効果がなく、20重量%を超えると樹脂組成物の流動性が低下したり、可撓化剤が樹脂硬化物表面に浮きでることにより成形金型を汚染する恐れがある。

【0024】上記可撓化剤は、エポキシ樹脂組成物と非相溶性のものが硬化物のガラス転移温度に及ぼす影響が少なく低弾性率化に効果があることから、ブタジエン、アクリロニトリル系共重合体やそれらの末端または側鎖アミノ基、エポキシ基、カルボキシル基変性共重合体、アクリロニトリル・ブタジエン・スチレン共重合体などのブタジエン系可撓化剤、末端または側鎖アミノ基、水酸基、エポキシ基、カルボキシル基変性シリコーン樹脂

系可撓化剤などが用いられる。また、耐湿性や純度の点から、シリコン系可撓化剤が有効である。

【0025】上記樹脂組成物は、必要に応じて樹脂成分とフィラとの接着性を高めるためのエポキシシラン、アミノシランなどのカップリング剤、着色のための染料や顔料、硬化物の金型からの離型性を向上するための離型剤など、各種添加剤を発明の目的を損なわない範囲において用いることができる。

【0026】本発明の封止用樹脂組成物の作成には種々の方法が用いられるが、一般的には、所定量配合した混合物を十分混合し、熱ロールや押出機などによって混練し、冷却後粉碎する方法が好適である。

【0027】本発明の樹脂封止型半導体装置の成形方法は、インジェクション成形法、圧縮成形法などの方法によっても可能であるが、低圧トランスファ成形法が好ましい。また、半導体装置の信頼性を向上するため、通常、封止後に150℃以上の温度でアフタキュアが行なわれているが、本発明では封止後のアフタキュアを省くことも可能である。

【0028】上記成形用樹脂組成物によって封止した半導体装置、特に、フリップチップ方式のチップオンボードは、熱応力による基板の反りを少なくするために、成形用樹脂組成物の硬化後の特性が、室温の弾性率が500~2000kg/mm²、線膨張係数が0.5~3×10⁻⁵/℃であるものが好ましい。

【0029】なお、線膨張係数が0.5×10⁻⁵/℃未満では、半導体チップに対する熱応力は低減できるが、プリント配線板との線膨張係数の差が大きくなるため、ヒートサイクルにより半導体チップとプリント配線板との界面でクラックが発生し易い。

【0030】さらに、フリップチップ方式によるチップオンボードは、半田パンプを用いて接続されるため、180℃を超える温度でトランスファ成形を行うと、半田パンプが変形したりするので、通常は180℃以下、好ましくは170℃以下で行うことが望ましい。その場合、成形用樹脂組成物のゲル化時間は、充填性と成形時間との観点から160℃で10~100秒が好適である。10秒未満では充填不良が起こり易く、100秒を超えると前記バリが発生し易くなる。

【0031】

【作用】本発明において成形用樹脂組成物の充填性が優れ、ボイドまたは欠陥が少ない薄型または超薄型の樹脂封止型半導体装置をバリ発生することなく得ることができるのは、50μm以上の粒径フィラの含有率を2重量%以下としたことにある。該粗粒フィラは2重量%以下

であれば流路径の微小部分でフィラが目詰りしても、樹脂組成物は流路壁と粗粒との隙間から流入するため、封止には実質的にそれほど影響を与えないものと考えられる。

【0032】また、一方、平均粒径0.5~3μmのフィラは、金型の合わせ目や前記エアポート部を目詰りさせて、バリの発生を抑制する作用があるものと考えられる。

【0033】

【実施例】以下、本発明を実施例に基づき具体的に説明する。

【0034】【実施例1~7および比較例1~8】表1に示す各種の溶融シリカ及び表2に示すエポキシ樹脂組成物を用いて、表3、表4に示す組合せで成形材料を作成した。なお、シリカの全樹脂組成物に対する配合量は72.5容量%である。

【0035】表2において、オルソクレゾールノボラック型エポキシ樹脂と臭素化ビスフェノール型エポキシ樹脂はそれぞれエポキシ当量195と375、軟化温度66℃と68℃で、フェノールノボラック樹脂は水酸基当量106、軟化温度65℃を有するものである。

【0036】各素材の混練には直径20インチの二軸ロールを用い、ロール表面の温度が約55~80℃で約10分間の混練を行った後、粉碎し所定の粒度に分類した。

【0037】上記成形用樹脂組成物の流動性を幅10mm×流路深さ80μmと幅10mm×流路深さ150μmを有する2種の金型を用いて、金型温度180℃、成形圧力7MPa、成形時間90秒でトランスファ成形して評価した。

【0038】該流動性は180℃における流動距離で表した。樹脂組成物の180℃の溶融粘度と流動距離を表3、表4に、また、該溶融粘度と流動距離との関係を図1に示す。

【0039】金型の流路深さが150μmでは、流動距離は成形材料の溶融粘度だけで決まるが、流路深さが80μmでは、全シリカに占める粗粒シリカ(50μm以上)の量によって影響されることが分かる。

【0040】例えば、8mm×16mmサイズのシリコンチップを封止する場合、長手方向における流動距離は2~3cm必要である。しかし、粗粒含有率が2重量%を超えるシリカを用いた場合、金型の流路径が10mm×流路深さ80μmの薄型半導体装置では充填不良を起こす。

【0041】

【表1】

表 1

溶 融 シリカ	平均粒径 (μm)	比表面積 (m^2/g)	形状	粒度分布 (重量%)			
				$\geq 50\mu\text{m}$	$\sim 5\mu\text{m}$	$\sim 1\mu\text{m}$	$< 1\mu\text{m}$
A	30.6	2.4	球	21.5	75.3	3.2	0
B	8.7	2.5	球	1.9	65.3	31.6	1.2
C	1.2	8.8	球	0	0	68.6	31.4
D	0.68	12.0	球	0	0	7.5	92.5
E	5.2	3.65	角	0	51.3	46.3	2.4

【0042】

* * 【表2】

表 2

素 材	組成(重量部)	
	I	II
o-クレゾールノボラック型エポキシ樹脂	85	85
臭素化ビスフェノール型エポキシ樹脂	15	15
フェノールノボラック樹脂	24.8	21.1
1,8-ジアザビシクロ(5,4,0)-ウンデセン	1.5	2.7
側鎖エポキシ変性シリコン樹脂	10	10
モンタン酸エステル	1	1
三酸化アンチモン	15	15
エポキシシラン	3	3
カーボンブラック	1.3	1.3

【0043】

30 【表3】

表 3

		実 施 例						
		1	2	3	4	5	6	7
樹 脂 組 成		I	I	I	I	I	II	II
シリカ量 (重量%)	A	—	—	—	—	—	—	—
	B	100	90	80	80	70	100	90
	C	—	—	—	—	30	—	—
	D	—	10	20	—	—	—	10
	E	—	—	—	20	—	—	—
50 μ m以上の粗粒シリカ含有率(重量%)		1.9	1.7	1.5	1.5	1.3	1.9	1.7
180℃の熔融粘度 (ポイズ)		860	560	610	1160	800	210	130
180℃の 流動距離 (cm)	流路深さ 80 μ m	5.5	6.2	6.2	4.3	4.5	7.8	9.5
	流路深さ 150 μ m	7.2	10.0	10.3	6.5	8.0	20.3	26.0

(シリカの配合量：72.5容量%)

【0044】

* * 【表4】

表 4

		比 較 例							
		1	2	3	4	5	6	7	8
樹 脂 組 成		I	I	I	I	I	I	II	II
シリカ量 (重量%)	A	100	70	50	10	60	70	70	40
	B	—	30	50	90	—	—	30	50
	C	—	—	—	—	—	—	—	—
	D	—	—	—	—	10	—	—	10
	E	—	—	—	—	30	30	—	—
50 μ m以上の粗粒シリカ含有率(重量%)		21.5	15.6	11.7	3.8	12.9	15.1	15.6	9.5
180℃の熔融粘度 (ポイズ)		710	450	500	760	710	1050	100	293
180℃の 流動距離 (cm)	流路深さ 80 μ m	0.5	0.65	0.69	0.9	0.5	0.2	2.7	1.0
	流路深さ 150 μ m	7.6	12.5	11.8	8.5	9.1	6.5	25.0	18.2

(シリカの配合量：72.5容量%)

【0045】〔実施例8～13および比較例9～13〕
前記の実施例及び比較例と同じ樹脂組成物を用い、表5

なお、ここではシリカの配合量は63容量%である。

【0046】流動性の評価は幅10mm×流路長が最大
50 5cmで、流路深さがそれぞれ3、50、100 μ mの

3種の金型を用いて行った。結果を表5に併せて示す。

【0047】粗粒(50 μ m以上)含有率が2重量%以下のシリカを用いれば、流路深さ50 μ mにおいても流動距離を長くすることができる。シリカB単独(比較例10、比較例12)では、流路深さ3 μ mにおける流動距離を同様に長くすることができるが、バリ発生を防止できない。

*

*【0048】また、シリカBとシリカDの2種類のシリカを併用しても、シリカBの比率が70%未満の成形材料(比較例11と13)では、同様にバリの発生がみられる。

【0049】

【表5】

表 5

		實 施 例						比 較 例				
		8	9	10	11	12	13	9	10	11	12	13
樹 脂 組 成	I	I	I	I	I	II	II	I	I	I	II	II
	A	—	—	—	—	—	—	70	—	—	—	—
	B	99	90	80	70	90	80	30	100	65	100	60
	C	—	—	—	30	—	20	—	—	—	—	40
	D	I	10	20	—	10	—	—	—	35	—	—
50 μ m以上の粗粒シリカ含有率(重量%)		1.9	1.7	1.5	1.3	1.7	1.5	15.6	1.9	1.3	1.9	1.1
180℃の	流路深さ 3 μ m	0.3	0	0	0.1	0	0	0	1.2	0.7	3.2	2.5
	流路深さ 50 μ m	2.3	3.6	4.9	>5.0	>5.0	4.8	0.3	2.4	5.0	4.3	3.7
	流路深さ 100 μ m (cm)	>5.0	>5.0	>5.0	>5.0	>5.0	>5.0	>5.0	>5.0	>5.0	>5.0	>5.0

(シリカの配合量：63容量%)

(シリカの配合量: 63容量%)

【0050】【実施例14および比較例14】表5に示した実施例10と比較例9の成形用樹脂組成物を用いて、図3に示すようなチップ積層型半導体装置(チップサイズ: 8mm \times 16mm、上下チップのギャップ50 μ m)を低圧トランスファ成形法により180℃、90秒で封止した。封止品の内部を超音波探傷装置で調べた結果、実施例10の成形材料では欠陥やボイドの存在は全く認められなかった。

【0051】しかし、比較例9の成形材料は中央付近に多数のボイドと小さな隙間が観測され、充填不良部があることが確認された。

【0052】【実施例15および比較例15】表5に示した実施例10と比較例11の成形用樹脂組成物を用いて、図5に示すようなフリップチップ型チップオンボード(チップサイズ: 10mm \times 7mm、半田パンプ径: 50 μ m)を低圧トランスファ成形法により160℃、

180秒で封止した。封止品の内部を超音波探傷装置で調べた結果、両者ともに欠陥やボイドの存在は認められなかった。

【0053】しかし、比較例11ではバリの発生によって金型キャビティ寸法よりも大きい封止樹脂層の広がり、プリント配線板上に見られた。

【0054】なお、実施例10の成形後の樹脂硬化物は、弾性率1300Kg/mm²、線膨張係数 $1.6 \times 10^{-5}/^{\circ}\text{C}$ である。

【0055】

【発明の効果】本発明の薄型または超薄型の樹脂封止型半導体装置の製法は、前記の特定の充填材を配合した封止樹脂組成物を用いるために、金型内の流路径の狭い部分でも流動性が優れており、更に微小な金型の合わせ目や前記エアースポット部を適度に目づまりさせることによりバリの発生を防止できるので、同じ金型による連続成形性がよい。また、低圧トランスファ成形が可能で量産

性にも優れている。

【図面の簡単な説明】

【図1】本発明の実施例における成形用樹脂組成物の熔融粘度と流動距離の関係を示すグラフである。

【図2】シリコンチップ積層型半導体装置の断面図である。

【図3】TCPを2枚積層した半導体装置の断面図である。

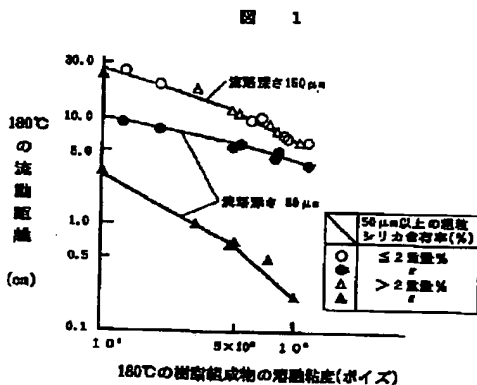
【図4】TCPを4枚積層した半導体装置の断面図である。

【図5】フリップチップ型チップオンボードの断面図である。

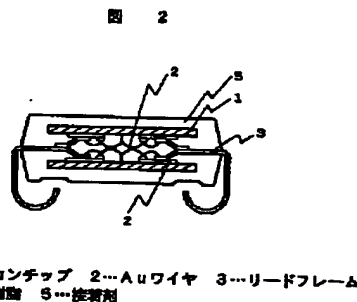
【符号の説明】

1…シリコンチップ、2…Auワイヤ、3…リードフレーム、4…封止樹脂、5…接着剤、7…半田パンプ、8…Cuリード、9…アウターリード、10…プリント配線板。

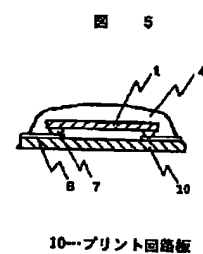
【図1】



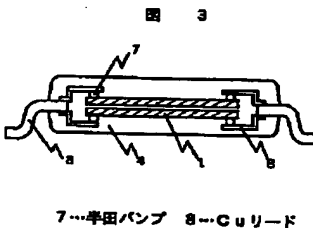
【図2】



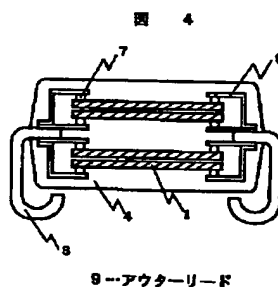
【図5】



【図3】



【図4】



(9)

特開平7-94640

フロントページの続き

(72)発明者 小角 博義

茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内

(72)発明者 茂木 亮

茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内

THIS PAGE BLANK (USPTO)